

CTIA 型读出电路结构优化研究

王 霄^{1,2,3}, 史泽林^{1,3}

(1 中国科学院 沈阳自动化研究所, 辽宁 沈阳 110016; 2 中国科学院大学, 北京 100049;

3 中国科学院光电信息处理重点实验室, 辽宁 沈阳 110016)

摘 要: 为了提高不同波段红外读出电路的探测能力, 优化了 Cascode CTIA 型读出电路中各 MOS 管和电容. 首先给出了由 cascode 积分器、源级跟随结构缓冲器和采样保持电路构成的 CTIA 读出电路结构, 逐级建立了噪声模型, 分析了 MOS 管、积分电容、带宽限制电容和采样保持电容对噪声的影响, 得出三个重要结论: (1) 适当的 MOS 管跨导比会有效地抑制其带来的噪声, 最低噪声与带宽限制电容有关, 约为其 KTC 噪声的 2/3; (2) 带宽限制电容和采样保持电容取值越接近, 读出电路噪声越小; (3) 短波和中波红外辐射特性的差异导致三个设计电容的最优取值相差较大. 在典型应用条件下, 达到最佳信噪比的中波积分电容为 1.7 pF, 短波为 0.76 pF.

关键词: 读出电路; cascode 积分器; 红外辐射; 噪声; 信噪比

中图分类号: TN402

文献标识码: A

文章编号: 1000-7180(2014)11-0064-05

Research on Optimization of CTIA ROIC Structure

WANG Xiao^{1,2,3}, SHI Ze-lin^{1,3}

(1 Shenyang Institute of Automation, Chinese Academy of Sciences, Shenyang 110016, China;

2 University of the Chinese Academy of Sciences, Beijing 100049, China; 3 Key Laboratory of Opto-Electronic Information Processing, Chinese Academy of Sciences, Shenyang 110016, China)

Abstract: To improve the ability of detectivity for infrared detectors with different wavebands, a cascode CTIA ROIC composed of mosfets and capacitors is optimized. Firstly the ROIC which consists of cascode integrator, source follower and sample hold circuit is given. The noise model is built stage by stage, the effect on the noise due to the mosfet integration capacitor bandwidth limited capacitor and SH capacitor is analyzed. Three significant conclusion has arrived: (1) proper gm design could effectively suppress the noise of mosfet, which resulting to the lowest value, approximately 2/3 KTC noise of bandwidth capacitor; (2) the closer the values between intergrator capacitor and SH capacitor, the lower noise the ROIC has; (3) the difference of radiation characterisic between the midwave infrared and shortwave infrared leads to the giant diversity of the designing value of intergator capacitor, focusing on the typical application, the best value of integrator capcitors are 1.7 pF and 0.76 pF for midwave and shortwave respectively.

Key words: ROIC; cascode integrator; infrared radiation; noise; signal-to-noise ratio

1 引言

红外探测器在军事、科研、生产等领域有广泛应用, 其核心部件为红外焦平面阵列组件^[1-2]. 该组件由红外探测器阵列和读出电路构成, 探测器阵列实现光辐射信号到电流信号的转换, 读出电路实现探测器信号的串行读出和处理.

读出电路中的积分器将探测器输出的光电流转化为电压信号, 它是读出电路各设计环节中最重要的一部分之一^[2]. 快照式读出电路的读出单元面积上都需要集成积分环节、缓冲环节和采样保持环节、单元电路版图由 MOS 管、电容和互联线等构成, 因此各环节电路必须有较小的面积. 作为高性能读出电路特征的 CTIA 型积分器能够为像素提供稳定的偏

置,具有很高的线性度和接近 100% 的注入效率.但传统的 CTIA 积分器由两级运放构成,至少需要 8 个 MOS 管以及较大的补偿电容,占用面积大功耗较高.Cascode 运放只有 3 个 MOS 管,直流电流也只有一路,无论从面积还是功耗都非常适合于快照式架构.

本文在给出 Cascode CTIA 型读出电路单元结构的基础上,首先建立噪声模型,然后根据性能指标优化设计单元中的 MOS 管,最后针对两种不同波段红外探测相异的物理特性,以提高探测信噪比为目标,优化给出读出单元中三种重要电容——积分电容、带宽限制电容和采样电容的取值.

2 红外探测原理

红外探测是一种差值探测,即利用不同物体发出的辐射通量的差值进行探测,可以将红外辐射看作大信号背景与小信号目标的叠加,且目标信号远小于背景信号.读出电路中积分的光电流 I_{int} 为两者之和,即^[3]

$$I_{\text{int}} = I_T + I_B = q\varphi_T A_{\text{det}} \eta + q\varphi_B A_{\text{det}} \eta \quad (1)$$

式中, q 是电子电荷量为 $1.6 \times 10^{-19} \text{C}$, I_T 和 I_B 目标辐射产生的光电流和背景辐射产生的光电流, φ_T 和 φ_B 分别为焦平面接收到的目标辐射与背景辐射光子数,单位是 $\text{cm}^{-2} \cdot \text{s}^{-1}$, A_{det} 为探测器像素面积, η 为量子效率,可得探测器输出的目标信号电压幅值 V_{target} 与积分电容 C_{int} 和积分时间 τ 的关系:

$$V_{\text{target}} = \frac{I_T \tau}{C_{\text{int}}} \quad (2)$$

光电流的产生一定伴随着散粒噪声,记其平均功率为 σ_{pe}^2 . 由于光电转换过程中存在量子性,光生电子数围绕平均值存在涨落起伏,这个随机特性服从泊松分布,且与入射光子数相关,可得光子散粒噪声与光电流关系为^[4]

$$\sigma_{\text{pe}}^2 = \frac{q I_B \tau}{C_{\text{int}}^2} \quad (3)$$

同时读出电路也存在噪声,记其平均功率为 σ_{roic}^2 . 则探测器总噪声为

$$\sigma_{\text{FPA}}^2 = \sigma_{\text{pe}}^2 + \sigma_{\text{roic}}^2 \quad (4)$$

信噪比为

$$\text{SNR}^2 = \frac{V_T^2}{\sigma_{\text{FPA}}^2} = \frac{(q\varphi_T A_{\text{det}} \eta \tau)^2}{q^2 \varphi_B A_{\text{det}} \eta \tau + C_{\text{int}}^2 \sigma_{\text{roic}}^2} \quad (5)$$

3 电路结构

读出电路的总体结构选用快照式模式,其结构

特点是每个像素对应着各自的读出单元,其中都包括积分环节、缓冲环节和采样/相关双采样环节功能模块^[5],如图 1 所示. 鉴于此,本文采用 cascode 型放大器构建的 CTIA 积分器,总共只有 3 个 MOS 管. 设计电容有 3 个,分别是积分电容 C_{int} , MOS 噪声带宽限制电容 C_{bl} 和采样保持电容 C_{sh} .

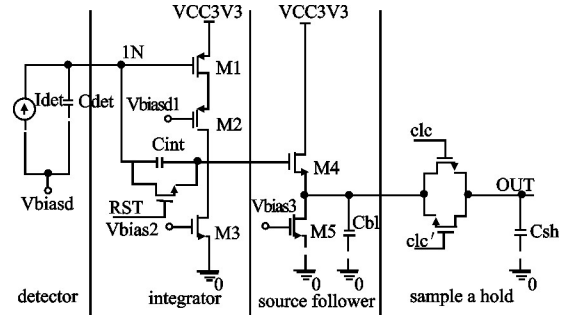


图 1 单元读出电路结构

Cascode 放大器由 M1、M2 和 M3 组成,由 RST 信号控制复位管;源级跟随器由 M4 和 M5 组成;一对 CMOS 互补开关和采样电容构成采样保持器,互补开关的结构可以有效地降低沟道电荷注入效应^[6]. IN 为探测器信号输入端,3 个偏置电压基准分别控制 M1、M2 和 M5 的漏源电流,从而稳定 IN 端的电压为探测器提供所需的偏置,以及为源级跟随器提供偏置电流. 探测器输出的光电流直接在 C_{int} 上积分,经源级跟随器缓冲,以便隔离采样脉冲与积分过程,最后在采样保持器 OUT 输出端产生积分电压.

4 噪声模型

4.1 积分器环节

积分环节输出的噪声 e_{int}^2 由 Cascode 放大器中的 MOS 噪声 $e_{\text{int,cas}}^2$ 和复位开关噪声 $e_{\text{int,rst}}^2$ 组成. Cascode 放大器的 MOS 噪声可建模如图 2 所示,探测器的并联电容与积分电容构成同向放大结构,将积分器的参考输入噪声 $e_{\text{ni,cas}}^2$ 传输至输出端. 根据运放和反馈理论可得反馈系数为

$$\beta = \frac{C_{\text{int}}}{C_{\text{det}} + C_{\text{int}}} \quad (6)$$

由 MOS 管引入积分器的输出噪声功率谱密度表示为

$$e_{\text{int,cas}}^2 = e_{\text{ni,cas}}^2 / \beta^2 \quad (7)$$

Cascode 放大器的频域小信号模型如图 3 所示. G_{mi} 表示 MOS 管 i 的跨导, r_{dsi} 表示 MOS 管 i 的沟道电阻, i_{ni} 为 MOS 管 i 的沟道电流噪声源^[7], $i_{\text{ni}}^2 =$

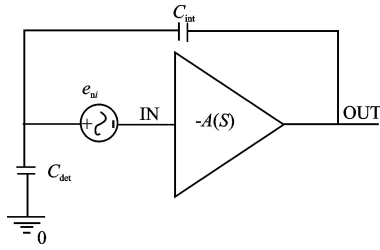


图2 噪声反馈图

$8kTg_{mi}/3$; v_{xyi} 代表 MOS 管 i 的 x 端和 y 端的电压, 其中 $i = 1, 2, 3, 4, 5$; x 和 y 为 g, d 和 s . 得到参考输入噪声分别为

$$e_{ni}^2 = (i_{n1}^2 + i_{n3}^2) / g_{m1}^2 \quad (8)$$

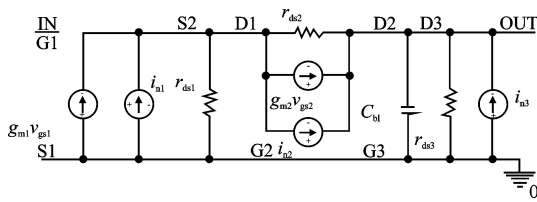


图3 cascode 小信号等效电路

当复位开关闭合时, MOS 管可用一个导通电阻 R_{on} 模拟等效^[8], 如图 4 所示. 其噪声 $e_{n,ron}^2 = 4kTR_{on}$, 可得复位噪声对积分环节输出噪声的贡献

$$e_{int,rst}^2 = e_{nr}^2 \cdot \left| \frac{1}{1 + R_{on}C_{int}s} \right|^2 = \frac{4kTR_{on}}{1 + (2\pi R_{on}C_{int}f)^2} \quad (9)$$

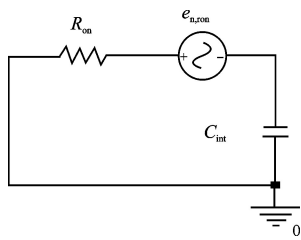


图4 模拟等效

得到积分环节的输出噪声为

$$e_{int}^2 = e_{int,cas}^2 + e_{int,rst}^2 \quad (10)$$

4.2 缓冲环节

源级跟随结构缓冲器用来隔离积分器与采样保持结构, 以免各自的开关操作产生相互干扰. 缓冲环节的小信号模型如图 5 所示.

源级跟随结构的输出端连接着带宽限制电容 C_{bl} , 因此其会表现出频率滤波的性质, 可建模为主极点放大器, 其小信号低频增益为 1, 可得源级跟随器的参考输入噪声 $e_{ni,sf}^2$ 和主极点位置 $f_{-3dB,sf}$:

$$e_{ni,sf}^2 = (i_{n4}^2 + i_{n5}^2) / g_{m4}^2 \quad (11)$$

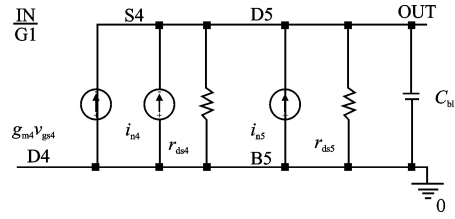


图5 缓冲环节小信号模型

$$f_{-3dB,sf} = 1 / (2\pi(r_{ds4} || r_{ds4} || 1/g_{m4})C_{bl})$$

得到缓冲环节输出的噪声为

$$e_{sf}^2 = \frac{e_{ni,sf}^2 + e_{int}^2}{1 + (f/f_{-3dB,sf})^2} \quad (12)$$

4.3 采样保持环节

作为采样开关的 MOS 管工作在深度线性区, 因此也可以建模为导通电阻, 可得采样开关噪声为

$$e_{sh}^2 = e_{n,rom}^2 \cdot \left| \frac{1}{1 + R_{on}C_{sh}s} \right|^2 = \frac{4kTR_{on}}{1 + (2\pi R_{on}C_{sh}f)^2} \quad (13)$$

采样保持环节输出的噪声是读出单元总噪声是缓冲环节输出噪声与采样开关噪声的和:

$$e_{roic}^2 = e_{sh}^2 + e_{sf}^2 \quad (14)$$

读出电路总噪声的平均功率为

$$\sigma_{roic}^2 = \int e_{sum}^2 df = \int \frac{e_{int,rst}^2}{1 + (f/f_{-3dB,sf})^2} df + \int e_{sh}^2 df + \int \frac{e_{ni,cas}^2/\beta^2}{1 + (f/f_{-3dB,sh})^2} df + \int \frac{e_{ni,sf}^2}{1 + (f/f_{-3dB,sh})^2} df \quad (15)$$

式中, 四项分别为复位开关噪声, 采样保持开关噪声, 由积分环节中 MOS 管引入的噪声和缓冲器中 MOS 管引入的噪声, 分别记为 $\sigma_{rst}^2, \sigma_{sh}^2, \sigma_{mos,int}^2$ 和 $\sigma_{mos,sf}^2$.

5 设计与优化

5.1 MOS 管设计

读出单元中 5 个 MOS 管的设计应满足最大输出电压 4 V, 最小输出电压 1 V, 源电压为 5 V, cascode 放大器的小信号增益大于 100 的指标. 对于 MOS 管引入的噪声 $\sigma_{mos,int}^2$ 和 $\sigma_{mos,sf}^2$, 经计算得到:

$$\sigma_{mos,int}^2 = \frac{1}{\beta^2} \cdot \frac{2kT}{3C_{bl}} \left[\left(\frac{g_{m4}}{g_{m1}} \right) + \left(\frac{g_{m4}}{g_{m1}} \cdot \frac{g_{m3}}{g_{m1}} \right) \right] \quad (16)$$

$$\sigma_{mos,sf}^2 = \frac{2kT}{3C_{bl}} \left[1 + \left(\frac{g_{m5}}{g_{m4}} \right) \right] \quad (17)$$

由上两式可以看出, MOS 管的优化可以使其对读出单元引入的噪声最小, 近似达到 $2kT/3C_{bl}$, 设计应使 M4、M3 的跨导至少小于 M1 的跨导一个量级, M5 的跨导小于 M4 的跨导一个量级. 各 MOS

管的宽长比 W/L 设计结果见表 1.

表 1 MOS 管设计宽长比 (W/L)

M1	M2	M3	M4	M5
13/1	13/1	3/2	3/2	1/10

5.2 电容优化

读出单元的总噪声直接受电容大小影响,电容的大小由其所占版图面积决定,而读出单元总面积已由像素大小确定为固定值.三个电容面积总和受到限制,积分电容的大小通常固定,这由应用场景的辐射通量和帧频决定的.辐射通量相同时,积分时间越长信噪比越高,但积分时间又受到读出电路电压摆幅的限制,同时积分电容也受到版图面积的制约^[9],这里读出单元尺寸为 $32\ \mu\text{m} \times 32\ \mu\text{m}$,钢柱焊点面积为 $50\ \mu\text{m}^2$,MOS 管所占面积大约为 $100\ \mu\text{m}^2$,又电容占用面积为 $2.3\ \text{fF}/\mu\text{m}^2$,则剩下的积分电容、带宽限制电容和采样电容占用面积不应超过 $850\ \mu\text{m}^2$,即得到约束条件:

$$C_{\text{int}} + C_{\text{bl}} + C_{\text{sh}} \leq 1.9\ \text{pF} \quad (18)$$

对于不同波段的红外探测应用来说,所探测的目标和背景辐射特性存在较大差异^[10],并且像素性能也不尽相同.表 2 中给出了典型的中波红外探测与短波红外探测两种应用的参数.

表 2 参数

中波红外探测		短波红外探测	
φ_B	$10^{15} \cdot \text{cm}^{-2} \cdot \text{s}^{-1}$	φ_B	$10^{14} \cdot \text{cm}^{-2} \cdot \text{s}^{-1}$
φ_T	$10^{13} \cdot \text{cm}^{-2} \cdot \text{s}^{-1}$	φ_T	$10^{12} \cdot \text{cm}^{-2} \cdot \text{s}^{-1}$
η	0.7	η	0.65
A_{det}	$32\ \mu\text{m} \times 32\ \mu\text{m}$	A_{det}	$32\ \mu\text{m} \times 32\ \mu\text{m}$
C_{det}	0.5 pF	C_{det}	0.75 pF

两种波段的红外探测信噪比随积分电容的变化曲线如图 6 所示.分别给出了 $C_{\text{bl}} = C_{\text{sh}}$, $C_{\text{bl}} = 20C_{\text{sh}}$ 和 $C_{\text{sh}} = 20C_{\text{bl}}$ 三种情况.工作温度为 77 K,帧频为 50 f/s,即最大积分时间是 20 ms.对于中波红外探测,信噪比的最优点出现在同一位置,当 C_{int} 为 1.7 pF 时信噪比达到最大,约为 35 dB;随着 C_{int} 的大与最优取值,信噪比迅速降低,且 C_{bl} 和 C_{sh} 相差越大降低越快.对短波红外,尽管三种情况 C_{bl} 和 C_{sh} 的比值相差很大,但当 C_{int} 等于 0.76 pF 时,信噪比同样都达到最大值 31 dB,当 C_{int} 很小时,信噪比都很低, C_{int} 大于最优点继续增大时, C_{bl} 和 C_{sh} 相互比值越小,信噪比越高.经分析,因两种不同波段红外辐射

背景与目标辐射的强度各自相差一个量级,造成最大积分时间选取的不同,中波探测在 C_{int} 较大时可以有效地延长积分时间,从而增加积累的光子数使光子的散粒噪声电压变小,但过大的 C_{int} 使得 C_{bl} 和 C_{sh} 只能取很小值,从而造成很大的读出电路噪声,制约了信噪比的继续提高.短波探测由于辐射相对较小,当 C_{int} 使得积分时间达到帧频允许的最大值时,探测信噪比最高.

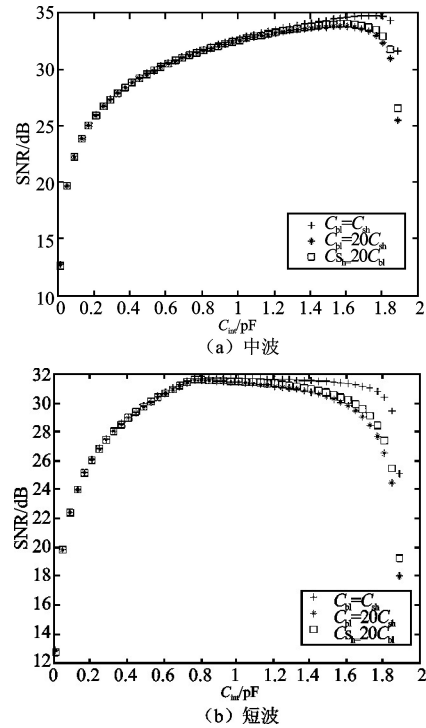


图 6 红外探测信噪比

图 7 中给出了 C_{sh} 和 C_{bl} 相等时读出电路噪声随 C_{int} 变化曲线.复位开关噪声随 C_{int} 的增大而减小;缓冲器噪声和采样开关噪声都随 C_{int} 增大而增大;cascode 噪声和总噪声则在 C_{int} 很小或者很大时都较大.

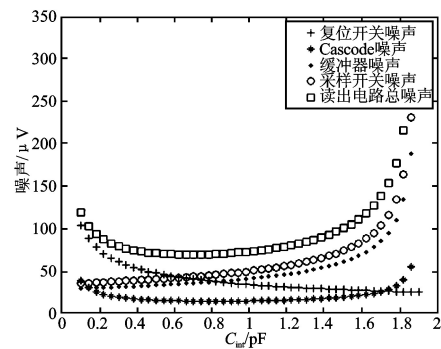


图 7 读出电路噪声随 C_{int} 变化情况

6 结束语

由上述的分析得到三个重要结论:(1)适当的 MOS 管跨导比会有效地抑制其带来的噪声,最低噪声与带宽限制电容有关,约为其的 KTC 噪声的 2/3;(2)带宽限制电容和采样保持电容取值越接近,读出电路噪声越小;(3)短波和中波红外辐射特性的差异导致三个设计电容的最优取值相差较大.在典型应用条件下,达到最佳信噪比的中波积分电容为 1.7 pF,积分时间为 5 ms;短波的最优积分电容为 0.76 pF,积分时间为 20 ms.

参考文献:

- [1] 罗海波,史泽林. 红外成像制导技术发展现状与展望[J]. 红外与激光工程, 2009, 38(4): 565-573.
- [2] Hsieh C C, Wu C Y, Jih F W, et al. Focal-plane arrays and CMOS readout techniques of infrared imaging systems[J]. IEEE Transactions on Circuits and Systems for Video Technology, 1997, 7(4): 594-605.
- [3] Johnson J F, Lomheim T S. Focal-plane signal and noise model-CTIA ROIC[J]. IEEE Transactions on Electronic Devices, 2009, 56(11): 2506-2515.
- [4] 张建奇,方小平. 红外物理[M]. 西安:西安电子科技大学出版社, 2004.

- [5] 陈西曲,易新建,王强. 具有低噪读出特性的 VO2 非致冷焦平面读出电路[J]. 红外与毫米波学报, 2006, 25(4): 246-250.
- [6] Razavi B. Design of analog integrated circuits[M]. New York: McGraw-Hill Higher Education, 2001.
- [7] Gray P R, Hurst P J, Meyer R G, et al. Analysis and design of analog integrated circuits[M]. New York: Wiley, 2008.
- [8] 黄张成,黄松垒,张伟,等. 边积分边读出低噪声红外焦平面读出电路研究[J]. 红外与毫米波学报, 2011, 30(4): 297-300.
- [9] 贾寒昕,亢勇,李向阳. 快照模式紫外焦平面读出电路电容优化设计[J]. 红外与激光工程, 2006(2): 26.
- [10] Johnson J F. Hybrid infrared focal plane signal and noise model[J]. Electron Devices, IEEE Transactions on, 1999, 46(1): 96-108.

作者简介:

王 霄 男,(1988-),博士研究生.研究方向为红外读出电路、阵列信号处理.

史泽林 男,(1965-),研究员,博士生导师.研究方向为图像处理、模式识别等.

(上接第 63 页)

- [9] 曾泽沧,邓军勇,蒋林. 用于 CDR 电路的相位插值选择电路设计[J]. 半导体技术, 2008, 33(8): 721-725.
- [10] 张厥盛,郑继禹,万心平. 锁相技术[M]. 西安:西安电子科技大学出版社, 2000.
- [11] 鲁昆生,王福昌. 电荷泵锁相环设计方法研究[J]. 华中理工大学学报, 2000, 28(1): 62-64.
- [12] 邓军勇,曾泽沧,蒋林. 数/模混合信号设计验证中主要问题的分析[J]. 半导体技术, 2007, 32(7): 565-569.
- [13] 郑赞. 混合信号仿真技术综述[J]. 中国集成电路, 2004(7): 40-44.
- [14] 邓军勇,蒋林,曾泽沧. G 比特级通用可逆计数器的 CMOS 电路设计[J]. 西安邮电学院学报, 2008, 13

(5): 8-12.

- [15] 牛风举,刘元成,朱明程. 基于 IP 复用的数字 IC 设计技术[M]. 北京:电子工业出版社, 2003.
- [16] 张涛,邹雪城,刘力,等. 低噪声 CMOS 环型压控振荡器的设计[J]. 微电子学与计算机, 2004, 21(7): 164-167.

作者简介:

邓军勇 男,(1981-),博士研究生,讲师.研究方向为 VLSI 系统与计算机辅助设计.

蒋 林 男,(1970-),硕士生导师,教授.研究方向为集成电路系统设计.

曾泽沧 男,(1966-),讲师.研究方向为通信专用 ASIC 设计.